



(11)Publication number:

11-339958

(43) Date of publication of application: 10.12.1999

(51)Int.CI.

H05B 33/10 H05B 33/14 H05B 33/22

(21)Application number: 10-156831

(71)Applicant: CASIO COMPUT CO LTD

(22)Date of filing:

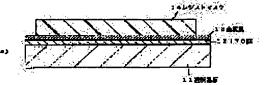
22.05.1998

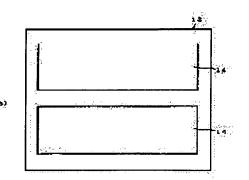
(72)Inventor: SADABETTO HIROYASU

## (54) MANUFACTURE OF ELECTROLUMINESCENT ELEMENT

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a manufacturing method of an electroluminescent element capable of forming a fine electrode, increasing dimension of a board, and preventing short-circuiting between electrodes. SOLUTION: Patterning of an anode electrode pattern is performed to an ITO film 12 and a metal layer 13 formed with the layered structure so as to form a layer-to-layer insulating film 15 on an anode electrode except for an area to be formed with a light emitting part. Patterning of a resist mask 16 is performed onto the layer-to-layer insulating film 15 so as to pinch an area to be formed with a cathode electrode, and an organic EL element layer 18 and a cathode metal layer 19 are formed by deposition. As a result, the area pinched by the resist masks 16 is formed with the organic EL layer 18 and the cathode electrode 19A. Continuously, light etching is performed so as to eliminate the cathode metal layer 19 adhered to side walls of the resist masks 16 so as to electrically separate the cathode metal layer 19 on the





resist mask 16 and the cathode electrode 19A. With this structure, short-circuiting between the electrodes can be prevented. Since patterning of the cathode electrode can be performed without using a hard mask, the electrode can be formed with a fine pitch, and the dimension of a board can be increased.

## **LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] [Date of requesting appeal against examiner's decision of rejection] [Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

# (12) 公開特許公報(A)

(11)特許出願公開番号

# 特開平11-339958

(43)公開日 平成11年(1999)12月10日

(51) Int.Cl. <sup>6</sup>		<b>識別記号</b>	FΙ		
H05B	33/10		H05B	33/10	
	33/14			33/14	Α
	33/22			33/22	Z

#### 

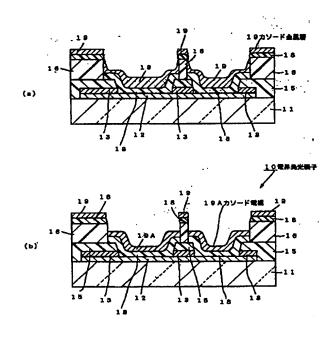
		一一一一	不明心 明心天心灰 12 (王 ) 大
(21)出願番号	<b>特顧平10-156831</b>	(71)出顧人	
(22)出顧日	平成10年(1998) 5月22日		カシオ計算機株式会社 東京都渋谷区本町1丁目6番2号
		(72)発明者	
		}	東京都八王子市石川町2951番地の5 カシ オ計算機株式会社八王子研究所内
		(74)代理人	升理士 杉村 次郎

#### (54) 【発明の名称】 電界発光素子の製造方法

# (57)【要約】 (修正有)

【課題】 微細な電極が形成でき、基板の大型化も図ることができ、電極間のショートの発生を防止できる電界発光素子の製造方法を提供する。

【解決手段】 積層構造のITO膜12と金属層13と をアノード電極パターンにパターニングし、アノード電 極上の発光部となる領域以外に層間絶縁膜15を形成す る。層間絶縁膜15上にレジストマスク16をカソード 電極の形成領域を挟むようにパターニングし、有機EL 層18と、カソード金属層19を蒸着により形成する。 この結果、レジストマスク16で挟まれた領域に有機E L層18とカソード電極19Aが形成される。次に、ラ イトエッチを行って、レジストマスク16の側壁に付着 したカソード金属層19を除去することにより、レジス トマスク16上のカソード金属層19とカソード電極1 9Aとを電気的に分離することができる。このため、電 極間のショートの発生を防止することができる。また、 ハードマスクを用いずにカソード電極をパターニングで きるため、電極をファインピッチ化でき、基板を大型化 できる。



#### 【特許請求の範囲】

【請求項1】 有機発光層をカソード電極とアノード電極とで挟んでなる発光部を複数備える電界発光素子の製造方法であって、

透明基板の上にアノード電極をバターン形成した後、前記透明基板及び前記アノード電極上に前記発光部を避けて比較的膜厚の厚いフォトレジストを配置し、発光表示領域全体に有機発光層とカソード金属層を順次堆積させた後、前記フォトレジストの側壁に付着したカソード金属層を絶縁させることを特徴とする電界発光素子の製造方法。

【請求項2】 前記フォトレジストの側壁に付着したカソード金属層は、ライトエッチングにより除去されることを特徴とする請求項1記載の電界発光素子の製造方法。

【請求項3】 前記フォトレジストの側壁に付着したカソード金属層の厚み分を酸化処理により電気絶縁性をもつ酸化物に変化させることを特徴とする請求項1記載の電界発光素子の製造方法。

#### 【発明の詳細な説明】

#### [0001]

【発明の属する技術分野】この発明は電界発光素子の製造方法に関し、さらに詳しくは、カソード電極の欠陥を防止できる電界発光素子の製造方法に関する。

#### [0002]

【従来の技術】近年、有機EL(エレクトロルミネッセ ンス)材料を発光層に用いた電界発光素子が、その寿命 の向上とともに注目され始めている。このような電界発 光素子は、発光層をカソード電極とアノード電極とで挟 む構造を有している。従来の電界発光素子の製造工程に おいては、カソード電極の形成に際してハードマスクを 用いた蒸着法が行われていた。その理由は、有機EL材 料を含む発光層及びカソード電極材料が水分や溶剤に弱 いため、フォトリソグラフィー工程で行われるレジスト のパターニング(現像工程、洗浄工程などを含む)やエ ッチング工程で用いられるエッチャントなどの影響によ り、カソード電極のエッジ部が発光層から剥離し易くな ったり、発光層が変質するなどの弊害が発生するからで ある。このようなハードマスクを用いたカソード電極の 形成方法では、表示の高精細化に伴う電極の微細化や表 示画面の大型化は困難であった。因に、電極の微細化で は、0.1mm程度のライン・アンド・スペースが限界 であった。また、微細パターンの開口部が形成された大 型ハードマスクでは、マスク自体の撓みによる変形が発 生するため、形成される電極パターンに誤差が発生し易 いなどの問題点があった。

【0003】そこで、ファインピッチのカソード電極の パターニング技術として、図10や図11に示すような 方法が提案されている。図10に示す方法は、透明基板 1の上にアノード電極としてのITO (indium tin oxi de) 膜2をパターニングした後、カソード電極どうしの 隔壁として逆テーバ状の側壁をもつレジスト 3を形成して、有機E L層4とカソード金属層5を順次蒸着するものである。このようにして有機E L層4がITO膜2とカソード金属層5で挟まれた発光部が形成でき、レジスト3を介して隣接する発光部のカソード金属層5どうしが分離されるようになっている。また、図11に示す方法は、断面矩形状のレジスト3を形成して、図中矢印で示す斜め方向からの蒸着を行うことでカソード金属層5どうしを分離するというものである。

#### [0004]

【発明が解決しようとする課題】しかしながら、図10 に示した逆テーパ状のレジスト3を用いる方法では、同 図に示すようにレジスト3の側壁の下で有機EL層4の 膜厚が薄くなり、ITO膜2とカソード金属層5とのシ ョートが発生し易くなるという問題点がある。また、図 11に示した斜め蒸着を行う方法でも、レジスト3の一 方の側壁の下で有機EL層4の膜厚が薄くなるため同様 の問題がある。このような問題は、基板が大型化した場 合には、カソード金属材料の蒸着成分が側壁の下に回り 込む可能性が高くなり、カソードとアノードとの間のシ ョートや、カソード間のショートが起こり易くなるとい う問題がある。仮に、有機EL層4の膜厚が薄くなる部 分の上に形成されるカソード金属層5がITO膜2とシ ョートを起こさないように、発光部を構成する有機EL 層4の上のカソード金属層5の幅が短くなるように形成 すると、今度はカソード金属層5が覆っていない部分の 有機EL層4から酸素や水分などのダークスポットの原 因になる物質の侵入や封止材料の溶剤の侵入などの問題 が発生する。特に、逆テーパ状のレジスト3を用いる方 法では、保護膜や封止材料を成膜した場合にレジスト3 の側壁下部への成膜が不良となり保護機能が低くなると いう問題が発生する。

【0005】そこで、本発明は、ファインピッチな電極が形成できると共に、基板の大型化も可能にでき、しかも、カソード電極とアノード電極との間やカソード電極どうしのショートの発生を防止できる電界発光素子の製造方法を提供することを目的としている。

#### [0006]

【課題を解決するための手段】請求項1記載の発明は、有機発光層をカソード電極とアノード電極とで挟んでなる発光部を複数備える電界発光素子の製造方法であって、透明基板の上にアノード電極をパターン形成した後、前記透明基板及び前記アノード電極上に前記発光部を避けて比較的膜厚の厚いフォトレジストを配置し、発光表示領域全体に有機発光層とカソード金属層を順次堆積させた後、前記フォトレジストの側壁に付着したカソード金属層を絶縁させることを特徴としている。

【0007】従って、請求項1記載の発明では、フォトレジストの上から有機発光層とカソード金属層を堆積さ

せることにより、膜厚の厚いフォトレジストの段差により、発光部領域に堆積するものと、フォトレジスト上に 堆積するものとが、段切れまたは段切れしないまでも極 薄い膜となる。このフォトレジスト側壁に形成されたカ ソード金属層を絶縁させることにより、発光部を覆うカ ソード電極どうしを電気的に分離することが可能にな る。また、フォトレジストを形成した後は、フォトリソ グラフィー工程がないため、カソードへの悪影響を回避 することができる。

【0008】請求項2記載の発明は、請求項1記載の電界発光素子の製造方法であって、前記フォトレジストの側壁に付着したカソード金属層は、ライトエッチングにより除去されることを特徴としている。

【0009】従って、請求項2記載の発明では、請求項 1の発明の作用において、ライトエッチングによりカソ ード電極を除去することなく、フォトレジストの側壁に 付着した薄いカソード金属層を除去できる。

【 0 0 1 0 】請求項3記載の発明は、請求項1記載の電界発光素子の製造方法であって、前記フォトレジストの側壁に付着したカソード金属層の厚み分を酸化処理により電気絶縁性をもつ酸化物に変化させることを特徴とする。

【0011】従って、請求項3記載の発明では、請求項1の発明の作用において、フォトレジストの側壁に付着したカソード金属層の厚み分だけ酸化物となるが、薄い膜厚であるためカソード電極自体が表面酸化される膜厚も薄く、カソード電極への悪影響は実質的に小さい。【0012】

【発明の実施の形態】以下、この発明に係る電界発光素 子の製造方法の詳細を図面に示す実施形態に基づいて説 明する。

(実施形態1)図1~図8は、アノード電極とカソード 電極とがX-Yマトリクス状に形成されるドット表示を 行う電界発光素子に本発明を適用した実施形態1を示し ている。まず、図1(a)に示すように、例えばガラス でなる透明基板11の上に、ITOまたは、In2O a(ZnO)x(ただしx>0)からなる透明電極材料 膜12を成膜する。次に、透明電極材料膜12の上に、 透明電極材料膜より導電性の高いアルミニウムやクロム などでなるの単体または合金で構成された金属膜13を 成膜する。なお、透明電極材料膜12及び金属膜13 は、マルチチャンパ成膜装置を用いて連続的に成膜する ことができる。金属膜13表面を水洗後、金属膜13の 上にフォトレジストを塗布し、露光・現像及びベーキン グを行ってレジストマスク14をパターニングする。こ のレジストマスク14は、図1(b)の平面図に示すよ うに、所定方向(図中横方向)に沿って複数が平行をな すように形成されている。

【0013】次に、上記したレジストマスク14を用いて下地の金属膜13及び透明電極材料膜12をウェット

エッチングし、その後レジストマスク14を剥離して図2に示すようなパターンに加工する。その後、図3(a)、(b)に示すように、パターニングを施した透明電極12A及び金属電極膜13Aを覆うように、略基板全面に、ネガ型光感光性樹脂を成膜した後、露光及び現像を行い発光領域となる部分に開口部15Aを有する層間絶縁膜15を形成する。層間絶縁膜15にはカーボンブラックを混入してもよい。この層間絶縁膜15の平面形状は、図3(b)に示すように、後述するアノード電極とカソード電極とが交差するそれぞれの領域の輪郭より内側の領域で開口する開口部15Aが形成されたものであり、平面が略格子状に形成されている。

【0014】続いて、図4(a)、(b)に示すよう に、ネガ型感光性樹脂を塗布し、露光・現像及びベーキ ングを行って20μm程度の絶縁性のレジストマスク1 6を形成する。レジストマスク16は、図4(b)の面 横方向に隣接する発光部となる領域どうしの間の層間絶 縁膜15の中央を通るようにアノード電極(ITO膜1 2及び金属膜13)と交差する方向に沿って形成され、 層間絶縁膜15より幅が狭く設定されている。なお、ア ノード電極の長手方向の両端部に形成された層間絶縁膜 15上のレジストマスク16は、側壁が層間絶縁膜15 の開口端縁より後退した位置にくるように設定されてい る。この後、レジストマスク16を用いて金属膜13の ウェットエッチング (又はドライエッチング)を行って 図5に示すようなパターンに形成する。なお、このエッ チングに際しては、金属膜13の材料とITO膜12の 材料とのエッチング選択比が充分とれるエッチャントを 用いる。エッチングされた後の金属膜13とITO膜1 2との平面形状は、金属膜13を窓明けしてITO膜1 2が露呈するような形状となる。このようにして、 IT O膜12と金属膜13とでなるアノード電極が形成でき る。

【0015】その後、図6に示すように、蒸着によりレ ジストマスク16より薄い膜厚の有機EL層18を形成 する。このとき、有機EL層18は、レジストマスク1 6の上に形成される部分と、レジストマスク16で挟ま れた部分の底部に形成される部分とがレジストマスク1 6の段差により、段ぎれを起こして分離した状態で成膜 される。ここで、レジストマスク16で挟まれた部分の 底部に形成された有機EL層18は露出していた層間絶 縁膜15を完全に覆うように形成される。なお、本実施 形態では、図示しないが、有機EL層18が下層から上 層に向けて、順次、有機正孔輸送層、有機発光層、有機 電子輸送層の3層が積層された構造を有している。有機 正孔輸送層としては、例えばN,N'-ジ(α-ナフチル)-N,N'-ジフェニル-1,1'-ピフェニル-4,4'-ジアミン(α -NPDという)でなる。また、有機発光層としては、 4,4'-ビス(2,2'-ジフェニルビニレン) ビフェニル(D PVBiという) が96wt%と、4.4'-ビス(2-カル

バゾールピニレン) ピフェニル (BCzVBiという) が4wt%とを共蒸着してなる。さらに、有機電子輸送 層としては、トリス (8-ヒドロキシキノリン) アルミニウム (A1q3という)でなる。

【0016】続いて、図7(a)に示すように、A1-Li、Cr-AlやMg-Inなどを略表示領域全面に 蒸着して膜厚3000Å程度のカソード金属層19を形 成する。このとき同図(a)に示すように、カソード金 属層19がレジストマスク16で段ぎれを起こさずにレ ジストマスク16の側壁に付着したとしても次に行うラ イトエッチングで側壁に付着したカソード金属層19を 確実に除去することができる。このライトエッチングの 条件としては、カソード金属をCr-Alで形成した場 合、Crのエッチングガスとして塩素ガスと四塩化ホウ 素ガスとを用い、AIのエッチングガスとして塩素ガス と酸素ガスを用いる。このようなライトエッチングを行 った結果、図7 (b) に示すように側壁のカソード金属 層19が除かれ、アノード電極に直交する方向に互いに 離間して延在するカソード電極19Aが形成できる。こ のカソード電極19Aは、レジストマスク16上に成膜 された発光に寄与しないカソード金属層19と分離され ている。このようにして本実施形態の電界発光素子10 の製造が完了する。

【0017】次に、本実施形態の電界発光素子10の作用について説明する。本実施形態では、アノード電極は、ITO膜12と金属膜13とで形成される構成としたことにより、導電性の高い金属膜13が信号電流の伝搬速度を速くすることができ、仕事関数の小さいITO膜12が有機Eし層18への正孔の注入性を高めている。このため、信号発生源からの距離によらず各画素が均一で高輝度に発光することができる。また、有機Eし層18に接合したITO膜12と対向するカソード電極19Aは仕事関数が高いため、有機Eし層18への電子注入性が高い。アノード電極から注入された正孔とカソード電極19Aから注入された電子とは、有機Eし層18内で再結合して発光を起こす。また、層間絶縁膜15の上に形成された有機Eし層7は、これらの電極で挟まれていないため発光を起こすことはない。

【0018】特に、本実施形態では、カソード電極19 Aの形成に際してレジスト剥離工程がないため、層間絶縁膜15とカソード電極19 Aとの密着性が高いため、カソード電極19 Aの剥がれが発光を起こす有機EL層18まで進行しにくくなっている。このため、従来のようにハードマスクを用いる必要がなく、微細化や表示部分の大型化を図ることが可能となり、しかもカソード電極とアノード電極との間やカソード電極どうしのショートの発生を防止できる。そして、アノード電極(ITO膜12と金属膜13)とカソード電極19Aとの間には、有機EL層18及びレジストマスク16より幅広な層間絶縁膜15が介在しているため、レジストマスク1

6で囲まれた領域を有機EL層18が完全に覆えなくて も層間絶縁膜15がアノード電極及びカソード電極19 Aとの電気的に絶縁しているので高い歩留まりで製造す ることができる。

【0019】(実施形態2)図8は、本発明に係る電界 発光素子の製造方法の実施形態2を示す断面図である。 本実施形態2おいては、上記した実施形態1におけるカ ソード金属層19を蒸着するまでの工程は同様である。 その後、実施形態1のライトエッチング工程に代えて酸 化処理工程を行う。本実施形態では、図8に示すよう に、側壁のカソード金属層19をO<sub>2</sub>プラズマ処理、オ ゾンプラズマ処理、又はレジスト剥離工程で用いるO2 アッシング処理などを施すことにより側壁のカソード金 属層19を酸化膜20に変えることにより、レジストマ スク16上に形成されたカソード金属層19とカソード 電極19Aとを電気的に分離することができる。例え ば、O2アッシング処理を行う場合には、5分間以上の 処理時間でレジストマスク16の側壁に付着したカソー ド金属層19を酸化膜20に変えることができる。な お、このような酸化処理を行うことにより、カソード電 極19Aの表面にも酸化膜20は形成されるが極薄い膜 であるため、カソード電極19Aに影響を及ぼすことは ない。また、本実施形態では、レジストマスク16の側 壁に付着したカソード金属層19はレジストマスク16 の上のカソード金属層19と連続するものであるため、 カソード電極19Aが剥離しにくい構造となると共に、 酸化膜20に変えたことによりカソード電極19Aの剥 がれの進行を抑制する作用を付加することができる。さ らに、本実施形態では、カソード電極19Aの分離化を 図る際に有機EL層18は雰囲気に晒されることがない ため、ダークスポットなどの不都合が発生しにくいとい う利点がある。本実施形態2における他の作用は、上記 した実施形態1と同様であるので説明を省略する。

【0020】(実施形態3)図9は、本発明に係る電界発光素子の製造方法の実施形態3を示す断面図である。本実施形態では、上記した実施形態1においてITO膜12の上に金属層13を設けず、またレジストマスク16も形成しないものであり、他の製造工程は実施形態3と同様である。なお、同図はライトエッチ工程を終了してカソード電極19Aがレジストマスク16の上のカソード金属層19と電気的に分離された状態を示している。なお、本実施形態3の他の作用も上記した実施形態1と同様である。

【0021】以上、実施形態1~実施形態3について説明したが、本発明はこれらに限定されるものではなく、構成の要旨に付随する各種の変更が可能である。例えば、上記した実施形態1及び実施形態2では、層間絶縁膜15の側壁をテーバ状に形成したが、異方性のエッチングにより垂直に立ち上がる側壁としても勿論よい。また、上記した実施形態では有機EL層18を3層構造と

したが、単層構造、2層構造、4層以上の構造としても よい。

# [0022]

【発明の効果】以上の説明から明らかなように、この発明によれば、電界発光素子においてファインピッチな電極が形成できると共に、基板の大型化も可能となり、しかもカソード電極とアノード電極との間やカソード電極どうしの間のショートの発生を防止できるという効果がある。

#### 【図面の簡単な説明】

【図1】(a)は本発明に係る電界発光素子の製造方法の実施形態1を示す工程断面図、(b)は同平面図。

【図2】実施形態1を示す工程断面図。

【図3】(a)は実施形態1を示す工程断面図、(b)は同平面図。

【図4】(a)は実施形態1を示す工程断面図、(b)は同平面図。

【図5】実施形態1を示す工程断面図。

【図6】実施形態1を示す工程断面図。

【図7】(a)及び(b)は実施形態1を示す工程断面

図.

【図8】本発明に係る電界発光素子の製造方法の実施形態2を示す断面図。

【図9】本発明に係る電界発光素子の製造方法の実施形態3を示す断面図。

【図10】従来の電界発光素子の製造方法を示す断面 図

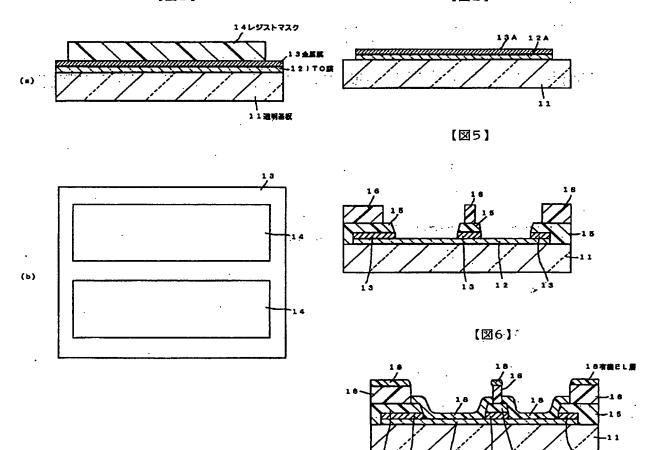
【図11】従来の電界発光素子の製造方法を示す断面図。

## 【符号の説明】

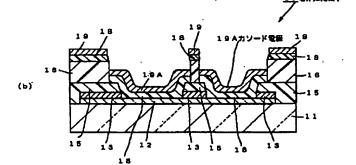
- 10 電界発光素子
- 11 透明基板
- 12 ITO膜
- 13 金属層
- 15 層間絶縁膜
- 16 レジストマスク
- 18 有機EL層
- 19 カソード金属層
- 19A カソード電極
- 20 酸化膜

【図1】

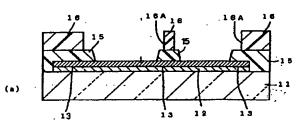
【図2】



【図8】 【図3】 【図9】 (b) 【図7】 [図10]







【図11】

